Radio-Club de la Haute Île

F5KFF / F6KGL

Port de Plaisance

F-93330 Neuilly sur Marne

Bienvenue sur le cours de F6KGL

La séance de ce soir porte sur

Technique
Chapitre 8

Amplificateurs opérationnels, circuits logiques

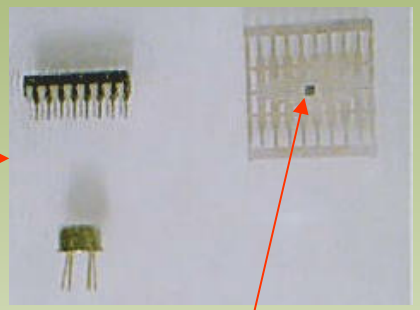
Ce document a servi pour le cours enregistré le **12/05/2023**.

Ce document (*PDF*), le fichier audio (*MP3*) et les liens des vidéos (*YouTube*) sont disponibles sur la page **https://f6kgl-f5kff.fr/lespodcasts/**

Les documents de notre site Internet sont mis à disposition selon les termes de la Licence http://creativecommons.org/licenses/by-nc-sa/4.0/

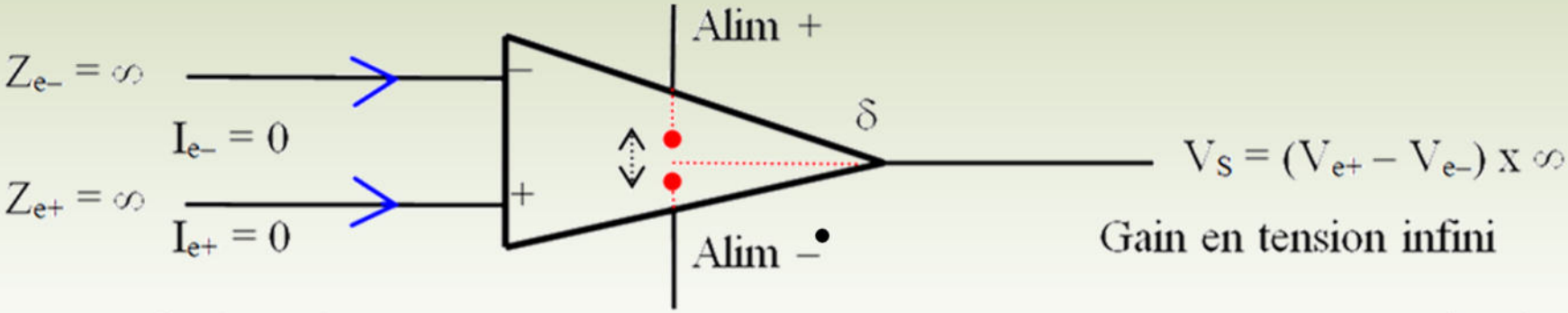
8-1) caractéristiques des amplificateurs opérationnels

- **Présentation** d'un amplificateur opérationnel
  - circuits intégrés :
    - étapes de fabrication
    - détrompage, numérotation des pattes



Puce

- L'amplificateur opérationnel possède
  - **deux entrées** : une normale (+) et une inverseuse (–)
  - **une sortie** différentielle (δ).



- Les amplificateurs opérationnels ont :
  - une **impédance d'entrée infinie** (plus de 1 MΩ)
  - un **gain en tension** (noté G) **infini** *(gain = rapport, comme pour les transistors)*
  - une **impédance de sortie faible** (sortie connectée au + ou au -)

8-1) caractéristiques des amplificateurs opérationnels

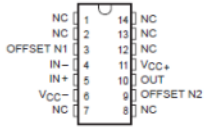
- *Caractéristiques (extrait de la datasheet - http://f6kgl.free.fr/741.pdf)*

µA741, µA741Y
GENERAL-PURPOSE OPERATIONAL AMPLIFIERS

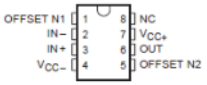
SLOS094B – NOVEMBER 1970 – REVISED SEPTEMBER 2000

- Short-Circuit Protection
- Offset-Voltage Null Capability
- Large Common-Mode and Differential Voltage Ranges
- No Frequency Compensation Required
- Low Power Consumption
- No Latch-Up
- Designed to Be Interchangeable With Fairchild µA741

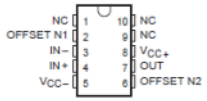
µA741M . . . J PACKAGE (TOP VIEW)



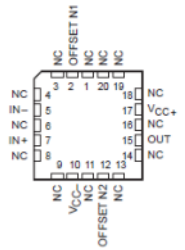
µA741M . . . JG PACKAGE
µA741C, µA741I . . . D, P, OR PW PACKAGE (TOP VIEW)



µA741M . . . U PACKAGE (TOP VIEW)



µA741M . . . FK PACKAGE (TOP VIEW)



NC – No internal connection

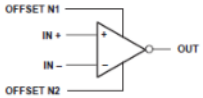
description

The µA741 is a general-purpose operational amplifier featuring offset-voltage null capability.

The high common-mode input voltage range and the absence of latch-up make the amplifier ideal for voltage-follower applications. The device is short-circuit protected and the internal frequency compensation ensures stability without external components. A low value potentiometer may be connected between the offset null inputs to null out the offset voltage as shown in Figure 2.

The µA741C is characterized for operation from 0°C to 70°C. The µA741I is characterized for operation from −40°C to 85°C. The µA741M is characterized for operation over the full military temperature range of −55°C to 125°C.

symbol



PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 2000, Texas Instruments Incorporated

µA741, µA741Y
GENERAL-PURPOSE OPERATIONAL AMPLIFIERS

SLOS094B – NOVEMBER 1970 – REVISED SEPTEMBER 2000

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

		µA741C	µA741I	µA741M	UNIT
Supply voltage, V_{CC+} (see Note 1)		18	22	22	V
Supply voltage, V_{CC-} (see Note 1)		−18	−22	−22	V
Differential input voltage, V_{ID} (see Note 2)		±15	±30	±30	V
Input voltage, V_I any input (see Notes 1 and 3)		±15	±15	±15	V
Voltage between offset null (either OFFSET N1 or OFFSET N2) and V_{CC-}		±15	±0.5	±0.5	V
Duration of output short circuit (see Note 4)		unlimited	unlimited	unlimited	
Continuous total power dissipation		See Dissipation Rating Table			
Operating free-air temperature range, T_A		0 to 70	−40 to 85	−55 to 125	°C
Storage temperature range		−65 to 150	−65 to 150	−65 to 150	°C
Case temperature for 60 seconds	FK package			260	°C
Lead temperature 1,6 mm (1/16 inch) from case for 60 seconds	J, JG, or U package			300	°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	D, P, or PW package	260	260		°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

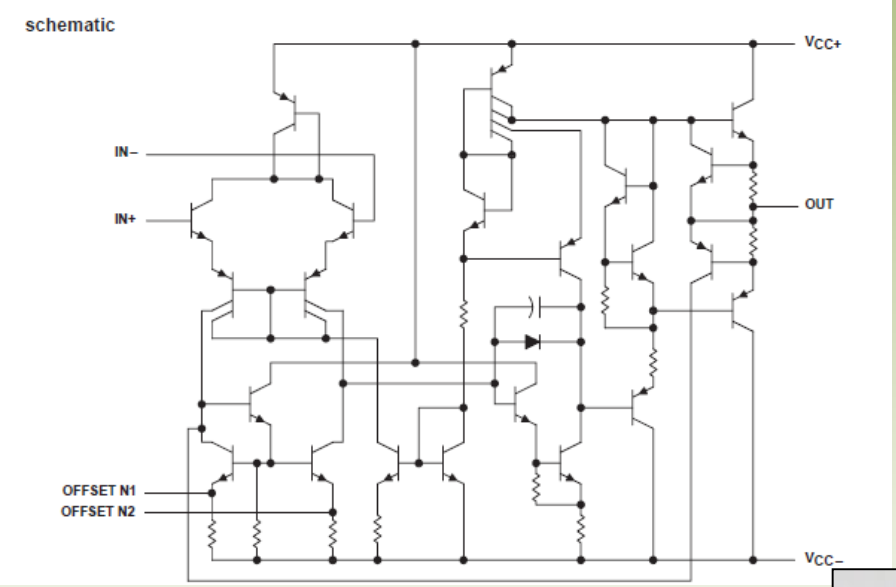
NOTES:
1. All voltage values, unless otherwise noted, are with respect to the midpoint between V_{CC+} and V_{CC-}.
2. Differential voltages are at IN+ with respect to IN−.
3. The magnitude of the input voltage must never exceed the magnitude of the supply voltage or 15 V, whichever is less.
4. The output may be shorted to ground or either power supply. For the µA741M only, the unlimited duration of the short circuit applies at (or below) 125°C case temperature or 75°C free-air temperature.

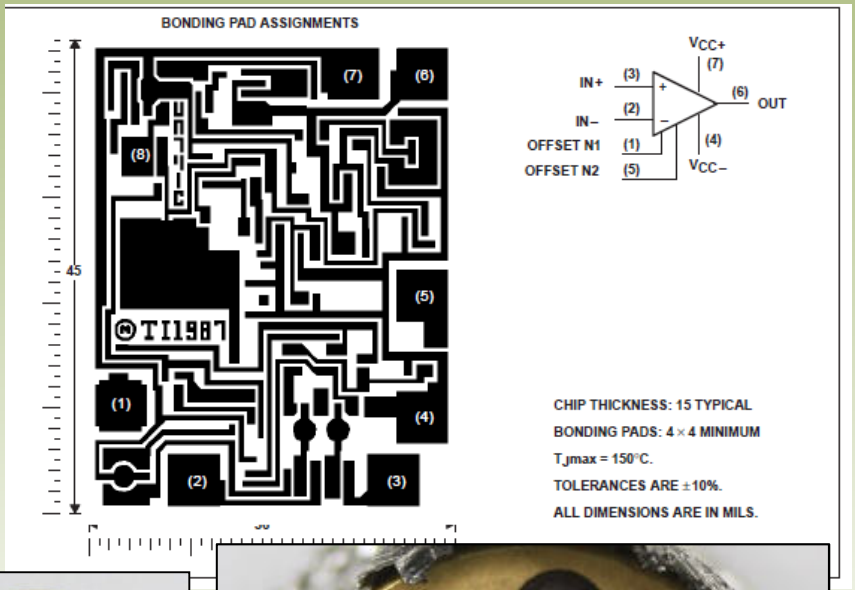
DISSIPATION RATING TABLE

PACKAGE	$T_A \leq 25°C$ POWER RATING	DERATING FACTOR	DERATE ABOVE T_A	$T_A = 70°C$ POWER RATING	$T_A = 85°C$ POWER RATING	$T_A = 125°C$ POWER RATING
D	500 mW	5.8 mW/°C	64°C	464 mW	377 mW	N/A
FK	500 mW	11.0 mW/°C	105°C	500 mW	500 mW	275 mW
J	500 mW	11.0 mW/°C	105°C	500 mW	500 mW	275 mW
JG	500 mW	8.4 mW/°C	90°C	500 mW	500 mW	210 mW
P	500 mW	N/A	N/A	500 mW	500 mW	N/A
PW	525 mW	4.2 mW/°C	25°C	336 mW	N/A	N/A
U	500 mW	5.4 mW/°C	57°C	432 mW	351 mW	135 mW

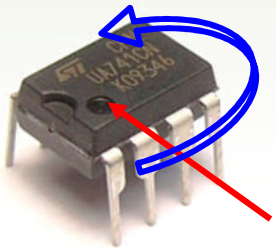
8-1) caractéristiques des amplificateurs opérationnels

- *Structure interne (extrait de la datasheet - http://f6kgl.free.fr/741.pdf)*



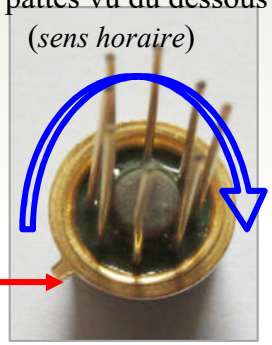


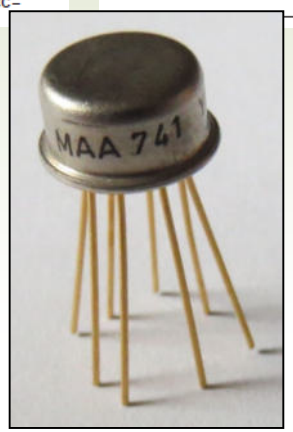
Sens de numérotation des pattes vu du dessus (*sens anti-horaire*)

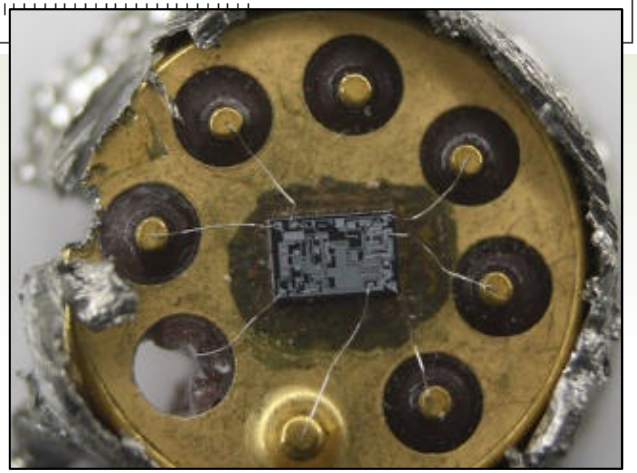


Repère patte 1

Sens de numérotation des pattes vu du dessous (*sens horaire*)

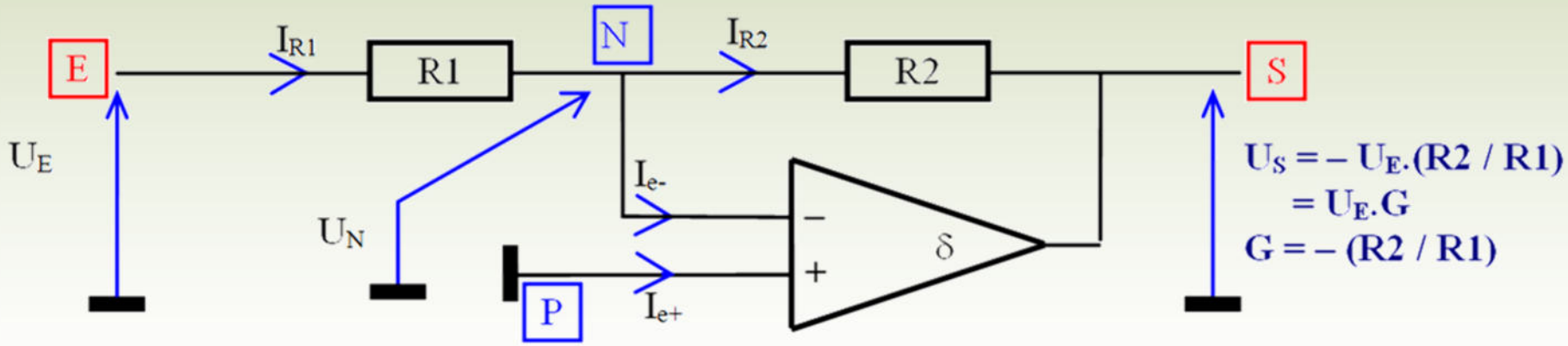






8-2) montage fondamental des amplificateurs opérationnels

- Le **montage fondamental** est un **amplificateur inverseur de tension**
  - le signal d'entrée (E) est appliqué à l'entrée inverseuse via R1
  - le montage fait appel à une **contre-réaction** grâce à R2
  - le système cherche l'équilibre pour avoir $U_N = U_P$
  - le gain en tension à la sortie (S) est **G = – (R2 / R1)**



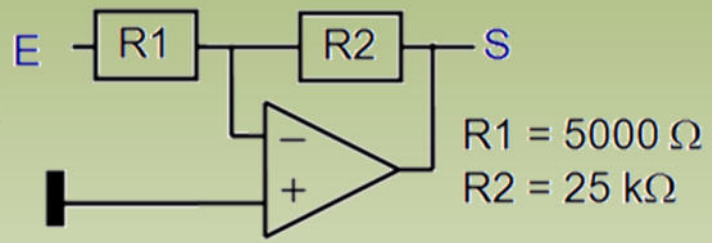
8-2) montage fondamental des amplificateurs opérationnels

- **Exemple 1** : Quel est le gain de ce montage ?

  gain = – R2 / R1

  = – 25k / 5000 = – 25000 / 5000

  = **– 5**



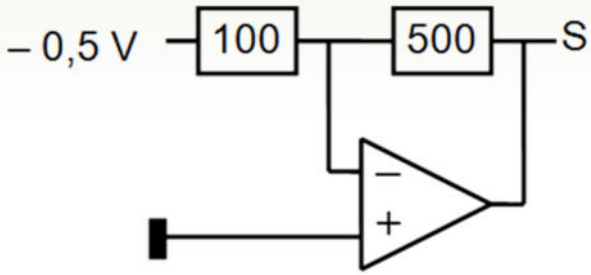
- **Exemple 2** : Un amplificateur op monté en inverseur a un gain de –3 avec une résistance à l'entrée (R1) de 10 000 ohms. Quelle est la valeur de la résistance de contre-réaction (R2) ?

  R2 = – (G x R1) = – [(–3) x 10 000] = 3 x 10 000 = **30 kΩ**

- **Exemple 3** : Quelle est la tension de sortie ?

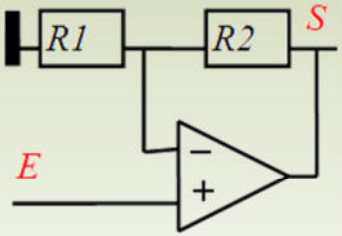
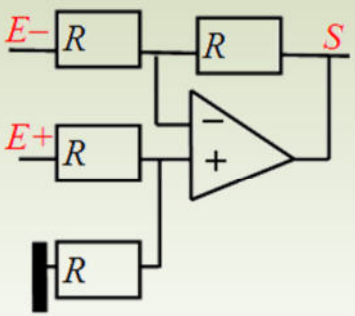
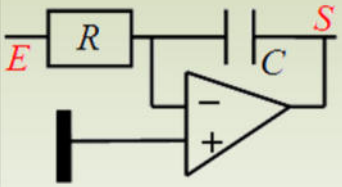
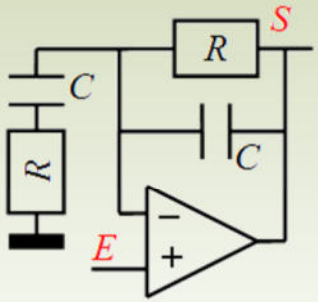
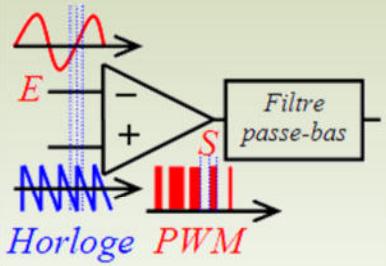
  gain = – R2 / R1 = -500 / 100 = -5

  Us = Ue x G = -0,5 V x -5 = **2,5 V**



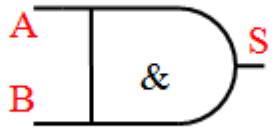
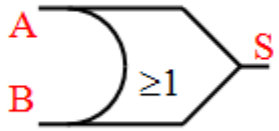
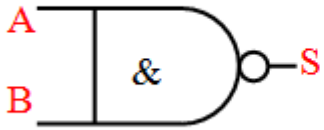
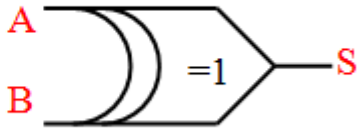
8-3) autres montages des amplificateurs opérationnels

- *Seul le montage inverseur est au programme de l'examen de classe 2. Toutefois quelques questions portant sur le gain du montage non inverseur ont été recensées et il existe de nombreux autres montages. En voici quelques-uns ci-dessous :*

Non inverseur	Soustracteur	Intégrateur	Filtre RC	Ampli classe D
				
$G = (R2 / R1) + 1$ $U_S = U_E.G$	$G = -1$ (si R constant) $U_S = (U_{E+}) - (U_{E-})$	$t(s) = R(\Omega).C(F)$ Au bout de 5t, le condensateur C est chargé : $U_S \approx U_E$	Filtre de bande 2 cellules (12 dB/oct.) $F(Hz)=1/[2\pi.R(\Omega).C(F)]$	Amplificateur PWM (sortie en impulsions à largeur variable) si $V_E<V_H$, alors V_S, sinon 0

8-4) circuits logiques

- A ce jour, une seule question recensée à l'examen car les « circuits logiques simples » sont au programme.
  - les circuits logiques sont des **opérateurs binaires** : ils ne connaissent que deux positions : **0 ou 1**.
    - Les **niveaux logiques** sont à 1 pour une tension proche de 5 V et à 0 pour 0 V (logique TTL).
  - les portes peuvent avoir 2 ou plusieurs entrées mais une seule sortie.

Circuit logique			ET (AND ou &)	OU (OR ou ≥1)	NON ET (Nand)	OU Ex (EXOR ou =1)
Schéma						
Calcul de Boole			$S = A.B$	$S = A + B$	$S = \overline{A.B}$ $(= \overline{A} + \overline{B})$	$S = A \oplus B$ $(= \overline{A}.B + A.\overline{B})$
Table de vérité	A	B	Sortie	Sortie	Sortie	Sortie
	1	1	1	1	0	0
	1	0	0	1	1	1
	0	1	0	1	1	1
	0	0	0	0	1	0

8-4) circuits logiques

- *Portes logiques 4001 NOR et 4011 NAND (4 portes à 2 entrées) extraits de la datasheet - http://f6kgl.free.fr/4001.pdf)*

FAIRCHILD SEMICONDUCTOR™

October 1987
Revised March 2002

CD4001BC/CD4011BC
Quad 2-Input NOR Buffered B Series Gate •
Quad 2-Input NAND Buffered B Series Gate

General Description

The CD4001BC and CD4011BC quad gates are monolithic complementary MOS (CMOS) integrated circuits constructed with N- and P-channel enhancement mode transistors. They have equal source and sink current capabilities and conform to standard B series output drive. The devices also have buffered outputs which improve transfer characteristics by providing very high gain.

All inputs are protected against static discharge with diodes to V_{DD} and V_{SS}.

Features

- Low power TTL:
  Fan out of 2 driving 74L compatibility: or 1 driving 74LS
- 5V–10V–15V parametric ratings
- Symmetrical output characteristics
- Maximum input leakage 1 µA at 15V over full temperature range

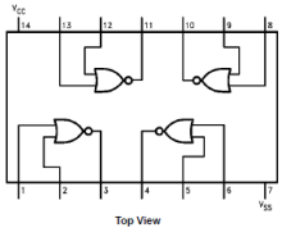
Ordering Code:

Order Number	Package Number	Package Description
CD4001BCM	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150" Narrow
CD4001BCSJ	M14D	14-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
CD4001BCN	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide
CD4011BCM	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150" Narrow
CD4011BCN	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

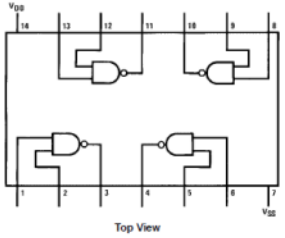
Connection Diagrams

Pin Assignments for DIP, SOIC and SOP
CD4001BC



NON-OU

Pin Assignments for DIP and SOIC
CD4011BC

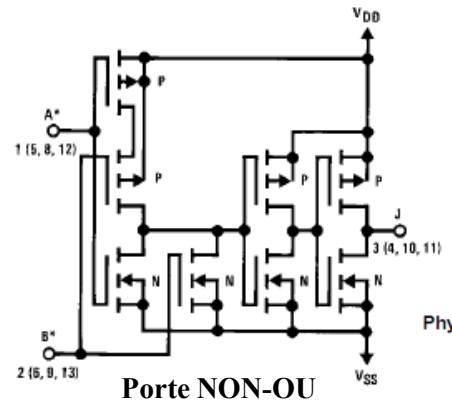


NON-ET

CD4001BC/CD4011BC Quad 2-Input NOR Buffered B Series Gate • Quad 2-Input NAND Buffered B Series Gate

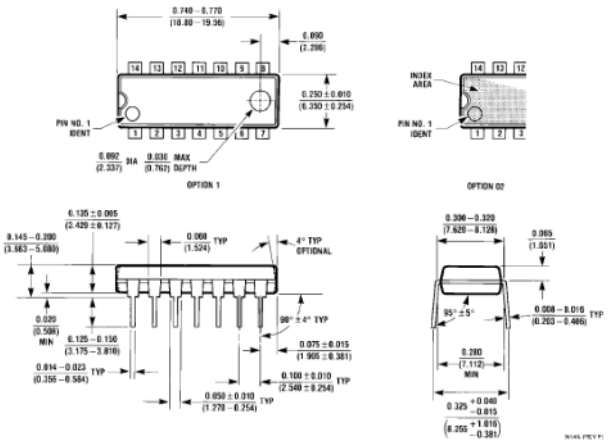
© 2002 Fairchild Semiconductor Corporation DS005939 www.fairchildsemi.com

Schematic Diagrams



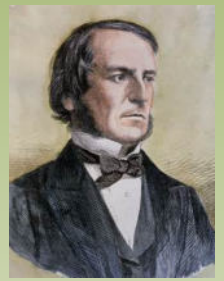
Porte NON-OU

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide
Package Number N14A

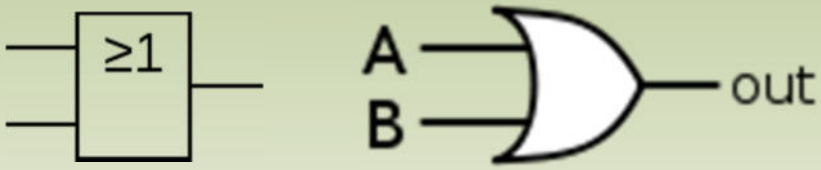
8-4) circuits logiques



George Boole
1815 - 1864
Algèbre binaire
(**1844**)

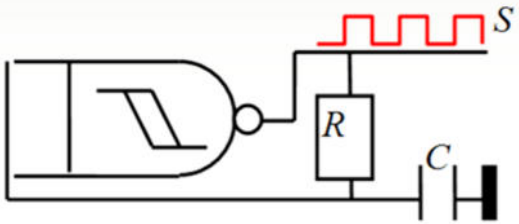
- Le **calcul booléen** est une approche algébrique de la logique permettant de modéliser des raisonnements
- Lecture d'une **table de vérité**
  - *Exemple : porte OU (+ en calcul booléen)*

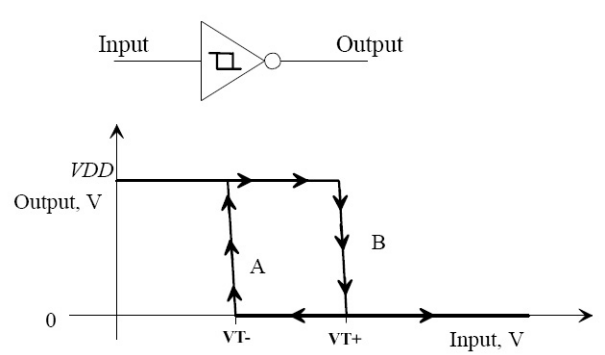
Entrée		Sortie
A	B	A OU B
0	0	0
0	1	1
1	0	1
1	1	1



- *hystérésis et trigger de Schmitt*
  - *hystérésis (du grec υστεροζ (husteros) = après, plus tard) : propriété d'un système qui tend à demeurer dans un certain état quand la cause extérieure qui a produit le changement d'état a cessé.*
  - *trigger = gâchette en anglais*
  - *utilisation en oscillateur*

Otto Schmitt
1913 - 1998
Brevet de la « bascule à seuil » (circuit logique)
(**1934**)



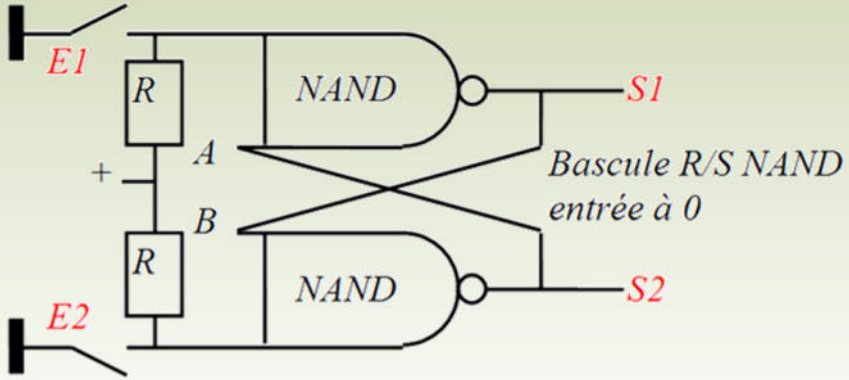


Transfer characteristics of a Schmitt trigger

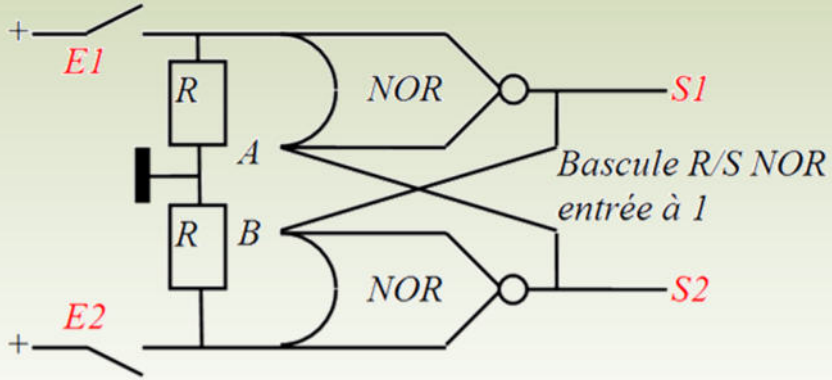
8-4) circuits logiques

- *utilisation des circuits logiques pour créer une mémoire (**bascule R/S**)*
  - *R/S = Reset (=remise à Zéro) / Set (= positionner à 1)*
  - *ces montages portent aussi le nom de « flip-flop »*
- *la dernière valeur présente en entrée est recopiée et conservée sur la sortie*
- *les sorties S1 et S2 sont complémentaires (si S1 = 0 alors S2 = 1)*

Recopie sur S la dernière entrée à 0



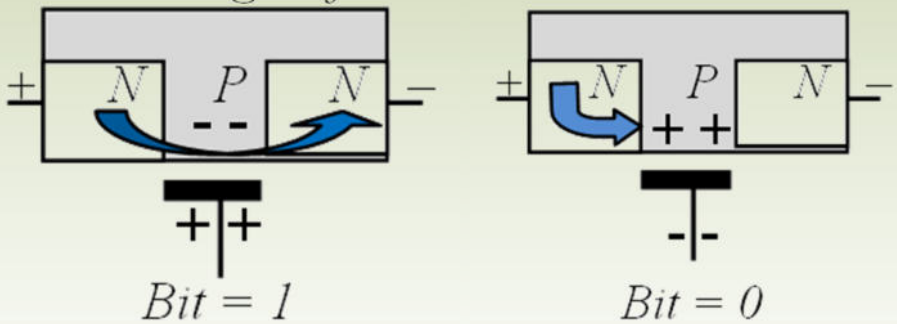
Recopie sur S la dernière entrée à 1



- *cette technologie pour créer des « bits de mémoire » n'est plus utilisée car*
  - *elle nécessite de nombreux composants à créer sur la puce*
  - *elle est très gourmande en énergie*
  - *le circuit doit toujours être alimenté pour garder les bits en mémoire*

8-4) circuits logiques

- *De nos jours, les mémoires de type cartes SD sont constituées de* ***FET à grille flottante***
  - *par rapport à un FET classique, on a ajouté un simple morceau de conducteur (créant ainsi une moitié de condensateur) appelé « grille flottante » (floating gate) parce qu'elle est isolée du reste du circuit.*
  - *la seconde partie du condensateur est le substrat P (faiblement dopé) qui sera chargé de manière inverse de la grille flottante.*



- *Puisque la grille flottante est isolée électriquement, son état va persister sur le long terme (****effet de mémoire****) même si le circuit n'est pas alimenté.*
  - *selon la tension présente sur la grille, le courant*
    - *le courant ou passera (bit = 1) si la grille est chargée positivement*
    - *le courant ne passera pas (bit = 0) si la grille est chargée négativement*

8-5) Le système binaire et le traitement numérique du signal

- *Petit rappel de français pour commencer : l'adjectif « **digital** » est relatif aux doigts (et non pas au numérique ou aux chiffres)*
- le **système binaire** repose sur les **bits** (BInary digiT, *chiffre binaire en anglais*) qui ne prennent que deux valeurs : **0 ou 1**.
- un système de codage sur 8 bits formant un **octet** est utilisé en informatique.
  - chaque octet est composé de 2 **demi-octets** codés en **hexadécimal** (base 16). Les valeurs 10 à 15, inconnues dans le système décimal, sont codées A à F selon la table ci-dessous.

Décimal	*0*	*1*	*2*	*3*	*4*	*5*	*6*	*7*	*8*	*9*	*10*	*11*	*12*	*13*	*14*	*15*
Binaire	*0000*	*0001*	*0010*	*0011*	*0100*	*0101*	*0110*	*0111*	*1000*	*1001*	*1010*	*1011*	*1100*	*1101*	*1110*	*1111*
Hexadécimal	*0*	*1*	*2*	*3*	*4*	*5*	*6*	*7*	*8*	*9*	*A*	*B*	*C*	*D*	*E*	*F*

8-5) Le système binaire et le traitement numérique du signal

- *Rappel : pour codifier une* ***classe d'émission*** *transmettant des données, on utilisera en troisième caractère la* ***lettre D***
- Transmettre des données impose de **vérifier que tous les bits ont été reçus correctement**. Un seul bit corrompu rend les données inexploitables.
- Pour être certain que tous les bits sont bien reçus, des **systèmes de correction** (**CRC**, contrôle de redondance cyclique) sont mis en place.
  - dans une **liaison bilatérale,** après contrôle de la station réceptrice , la retransmission des données défectueuses (**ARQ**) par la station émettrice est demandé

  - lorsque **plusieurs stations reçoivent les données**, le CRC ajoutera des bits de contrôle permettant la correction automatique des erreurs (**FEC**) par les stations réceptrices.

8-5) Le système binaire et le traitement numérique du signal

- **Rappel de la récente modification de l'arrêté du 21/09/2000 :**

Arrêté du 2 mars 2021 modifiant l'arrêté du 21 septembre 2000 modifié fixant les conditions d'obtention des certificats d'opérateur, d'attribution et de retrait des indicatifs des services d'amateur
NOR : ECOI2101792A

- Article 1

L'arrêté du 21 septembre 2000 susvisé est modifié conformément aux articles 2 à 15.

[…/…]

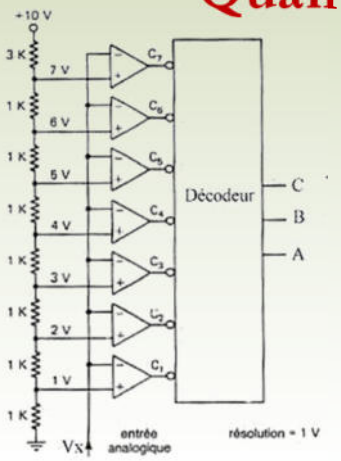
- Article 14

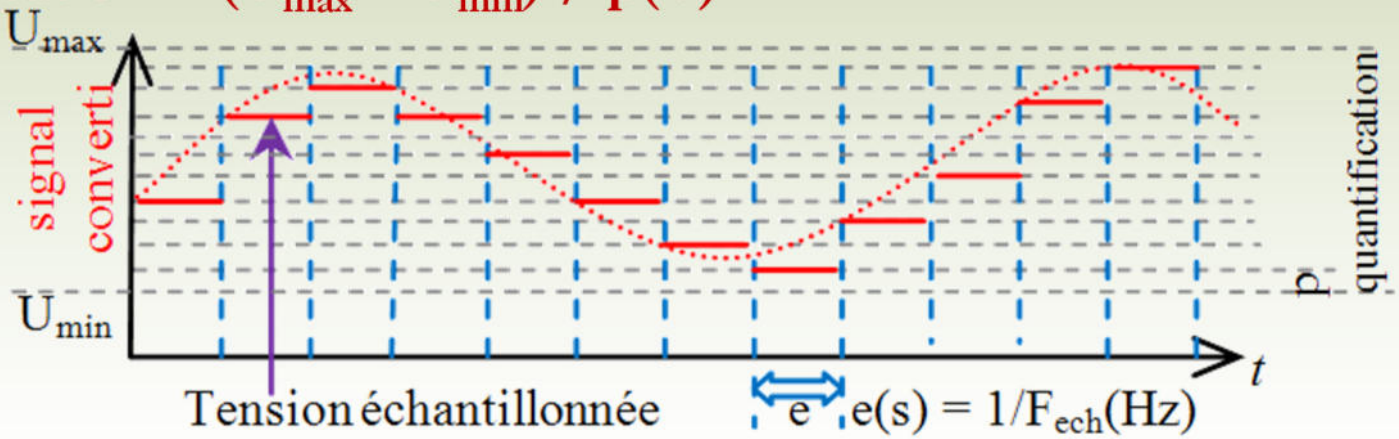
L'annexe I *[programme des épreuves]* du même arrêté est ainsi modifiée :
1° Au dix-septième alinéa du chapitre 4 de la première partie, les mots : « taux d'onde stationnaire » sont remplacés par les mots : « rapport d'onde stationnaire » ;
2° Le chapitre 1er de la deuxième partie est complété par trois alinéas ainsi rédigés :
1.10. Traitement numérique du signal (DSP) *[Digital Signal Process]* **:**

- Echantillonnage et quantification ;
- Démodulation des signaux ;
- Conversion analogique/digitale et digitale/analogique (ADC/DAC).

8-5) Le système binaire et le traitement numérique du signal

- Un **convertisseur analogique numérique** (*CAN ou ADC en anglais*)
  - prélève un **échantillon** (**e**) de la tension d'un signal à intervalles fixes (fréquence d'échantillonnage, F_{ech}).
  - la tension est transformée en nombre pour chaque **pas de résolution** (**p**).
- La **quantification** est la **résolution** de l'échantillon (*nombre de valeurs possibles du signal numérisé ou nombre de pas de résolution*).
  - **Quantification = $(U_{max} - U_{min})$ / p(V)**

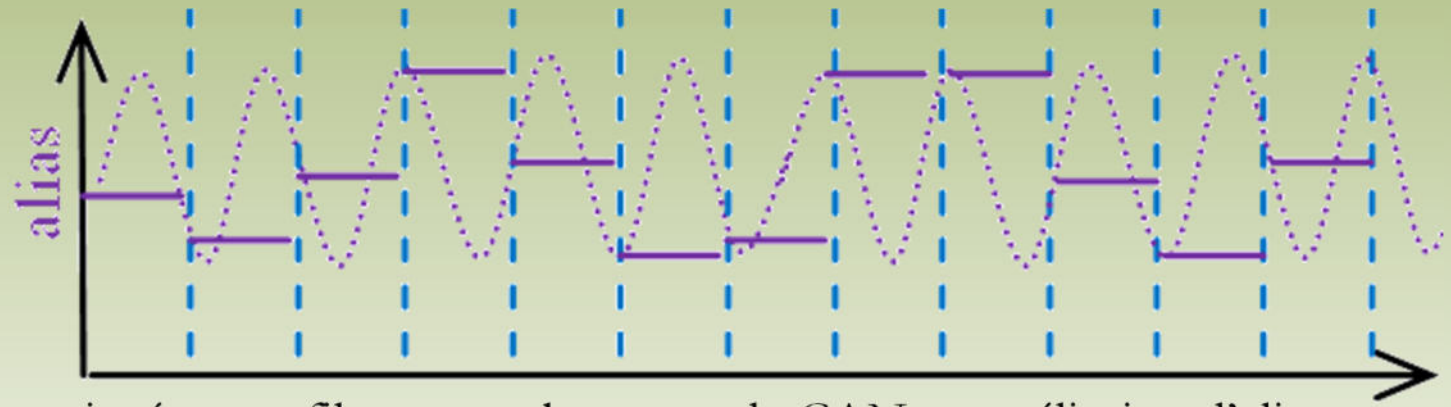




- La **fréquence de Shannon-Nyquist** est :
  - la fréquence maximum de conversion
  - égale à la moitié de la fréquence d'échantillonnage **$F_{nyquist} = F_{ech} / 2$**

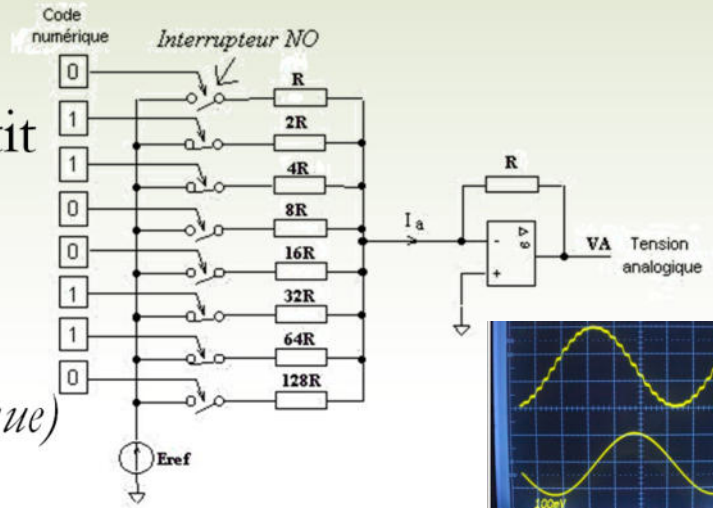
8-5) Le système binaire et le traitement numérique du signal

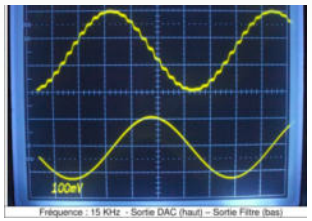
- Un **alias** est signal converti issu de fréquences supérieures à la fréquence de Shannon-Nyquist



  - insérer un filtre passe-bas avant le CAN pour éliminer l'alias

- Un **convertisseur numérique analogique** (*CNA ou DAC en anglais*) convertit un nombre binaire en tension
  - *ci-contre, CNA à résistances pondérées*
  - *génère des « crénelages » qu'il faut éliminer à l'aide d'un filtre passe-bas (anti-harmonique) énergique positionné après le CNA.*



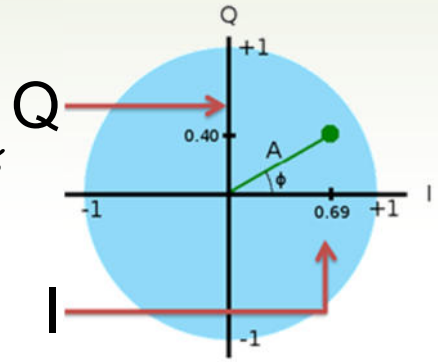


8-5) Le système binaire et le traitement numérique du signal

- ***Rappel de la loi de Fourier*** *: toutes les fonctions périodiques sont la somme de fonctions sinusoïdales de fréquences multiples de la période.*
- Une **Transformée Normale de Fourier** (Discrete Fourier Transform, **DFT**) convertit un nombre fixe d'échantillons en coefficient multiplicateur des fréquences harmoniques du signal de base (**convolution**).
- Une **Transformée Rapide de Fourier** (Fast Fourier Transform **FFT**), utilisée dans les cartes-son, est un algorithme (*programme*) qui accélère le traitement en réduisant le nombre de calculs. Mais
  - on perd en finesse (*la définition est moins précise, risque de distorsions*)
  - le nombre d'échantillons à traiter doit être une puissance de 2
- Les DFT et FFT font appels aux calculs sur les **nombres complexes et les matrices** *(bien au-delà de ce qui est demandé dans le programme de l'examen radioamateur, heureusement !)*

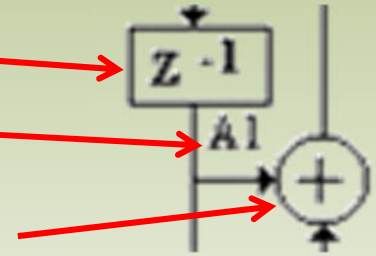
8-5) Le système binaire et le traitement numérique du signal

- **On verra dans le cours consacré aux synoptiques (§11) que:**
  - *Les récepteurs modernes sont dotés d'un étage DSP situé avant l'amplificateur AF ou, de préférence, avant le démodulateur.*
  - *Le nombre de bits de codage du signal détermine la dynamique du circuit (en dB, rapport entre le signal le plus puissant avant saturation et le signal le plus faible, 6 dB par bit de codage).*
  - *Un récepteur SDR (Software Defined Radio) combine la conversion directe avec un traitement numérique du signal grâce à un mélangeur à double sortie (I et Q, phase et quadrature) dont le traitement numérique est beaucoup plus rapide que les FFT et qui monte beaucoup plus facilement en fréquence car le nombre d'échantillons requis pour convertir le signal est limité (mais il faut deux séries déphasés de 90 ° pour déterminer où se trouve l'extrémité du vecteur A).*



8-5) Le système binaire et le traitement numérique du signal

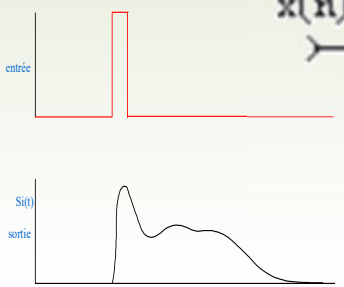
- Moins gourmands en temps de calcul que les FFT et plus simples que les traitements I/Q, on trouve aussi des **filtres numériques**
  - Les filtres numériques sont réalisés à partir de microcontrôleurs à l'aide de trois éléments ou opérations de base :
    - le retard unitaire *(pile de mémoire)*
    - le gain *(multiplication par un nombre donné, à adapter en fonction de la courbe du filtre à imiter)*,
    - la sommation *(addition pour superposer les signaux)*



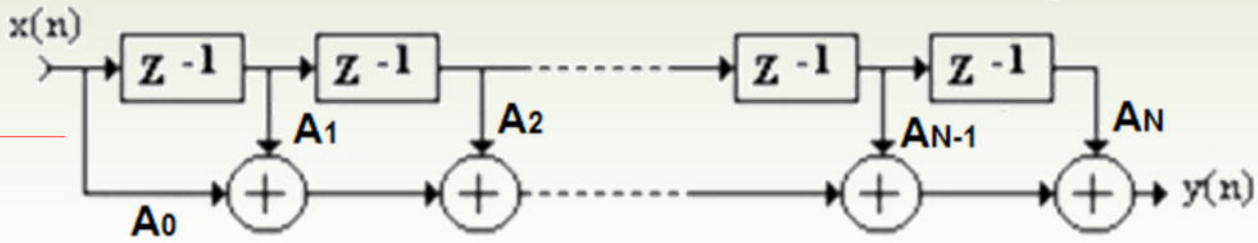
  - Selon leur agencement, ces trois éléments sont suffisants pour réaliser tous les filtres numériques possibles.
  - Dans un filtre, il y aura un CAN en entrée et un CNA en sortie
- On distingue **deux grandes familles** de filtres numériques :
  - les **FIR** (**Réponse Impulsionnelle Finie**)
    - imitent des filtres passifs (RC, RL ou LC)
  - et les **IIR** (**Réponse Impulsionnelle Infinie**)
    - imitent des filtres plus complexes (filtres actifs avec contre-réaction)

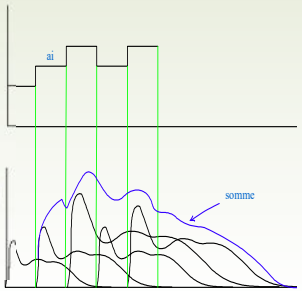
8-5) Le système binaire et le traitement numérique du signal

- Un **filtre FIR** (**Réponse Impulsionnelle Finie**) reconstitue la courbe de réponse en fonction du temps d'un filtre RC ou LC à partir de la réponse à une impulsion isolée en entrée de ce filtre
  - les piles de mémoires (Z dans le schéma) servent de retardateurs.
  - à chaque mémoire est affecté un coefficient multiplicateur (A_N)
  - chaque produit (*valeurs dans Z x coefficient* A_N) est additionné
  - la réponse du filtre FIR est finie car l'influence de l'impulsion d'entrée s'arrête lorsque tous les retardateurs ont été activés



Réponse à une impulsion isolée à l'entrée du filtre à imiter

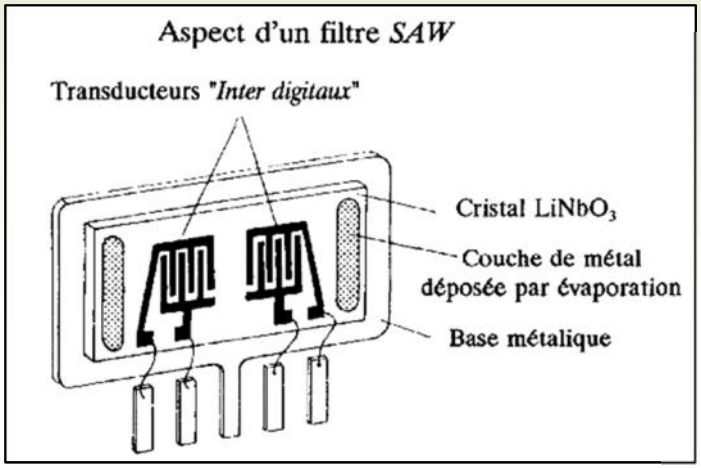




Reconstitution de la courbe de réponse du filtre par le FIR

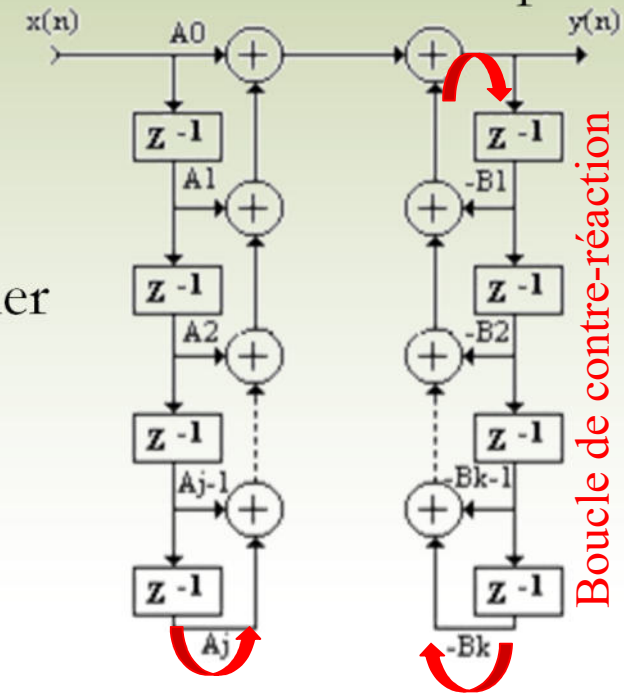
8-5) Le système binaire et le traitement numérique du signal

- *Un* ***filtre à ondes de surface*** *(SAW, Surface Acoustic Waves) est un filtre mécanique imitant un filtre passe-haut ou passe-bas pour une fréquence définie par le constructeur (jusqu'à 1 GHz).*
  - *le signal d'entrée est converti en ondes mécaniques par un cristal piézoélectrique (voir § 7.5 sur les caractéristiques du quartz).*
  - *les ondes sont affaiblies et retardées lors de leur propagation dans le cristal avec les mêmes coefficients et retards qu'un filtre FIR puis sont recombinées en sortie pour générer le signal filtré.*



8-5) Le système binaire et le traitement numérique du signal

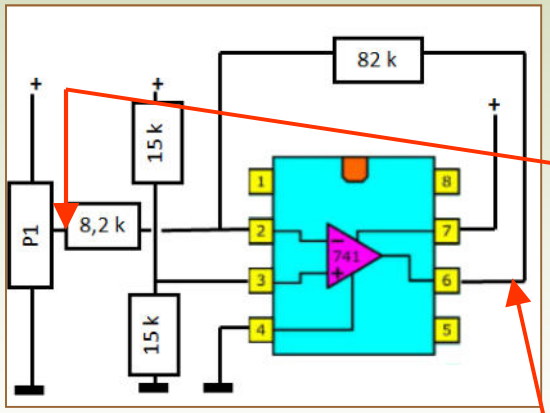
- Mais le filtre FIR a des limites dans la reconstitution d'un filtre : un filtre actif avec contre-réaction ne peut pas être imité.
- On a alors recours au **filtre IIR** (**Réponse Impulsionnelle Infinie**), plus complexe à mettre en œuvre, dont la **rétroaction** vient corriger sur chaque retardateur le résultat du FIR à partir duquel il est construit.
- La réponse du filtre IIR est infinie car, en théorie, la rétroaction perdure indéfiniment avec le risque d'auto-osciller
  - *plusieurs types de montages sont possibles*
  - *il faut adapter les coefficients multiplicateurs et le nombre de registre de mémoire en fonction du montage utilisé et du filtre à imiter*



Chapitre 8
Le montage inverseur

- Montage à partir d'un Ampli Op µA741 monté en inverseur
  - A l'aide d'un voltmètre, mesurer la variation de la tension de sortie en fonction des tensions présentes sur les entrées
  - En déduire la relation mathématique et le gain du circuit

Le schéma



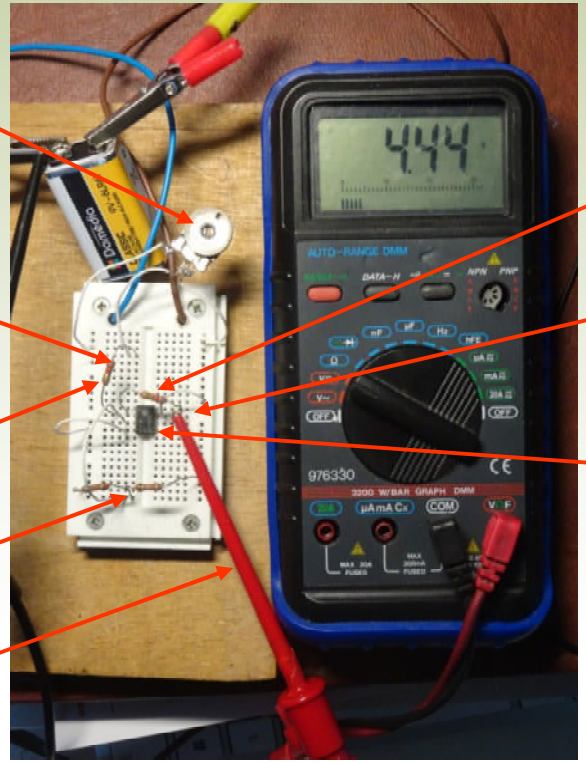
Potentiomètre déterminant la tension d'entrée (P1)

Mesure de la tension d'entrée

R1 (8,2 kΩ)

Pont de résistances de 15 kΩ

Mesure de la tension de sortie



R2 (82 kΩ)

Alim+

µA741

Entrée	Sortie
4,13V	7,50V
4,43V	4,50V
?	3,50V

Radio-Club de la Haute Île

F5KFF / F6KGL

Port de Plaisance

F-93330 Neuilly sur Marne

Le cours de F6KGL

était présenté par F6GPX

Bon week-end à tous et à la semaine prochaine !

Retrouvez-nous tous les vendredis soir au Radio-Club de la Haute Île à Neuilly sur Marne (93) F5KFF-F6KGL, sur 144,575 MHz (FM) ou sur Internet.

Tous les renseignements sur ce cours et d'autres documents sont disponibles sur notre site Internet, onglet "*Les cours*" puis "*Certificat Radioamateur*"

f6kgl.f5kff@free.fr

https://www.f6kgl-f5kff.fr